

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 05152475  
PUBLICATION DATE : 18-06-93

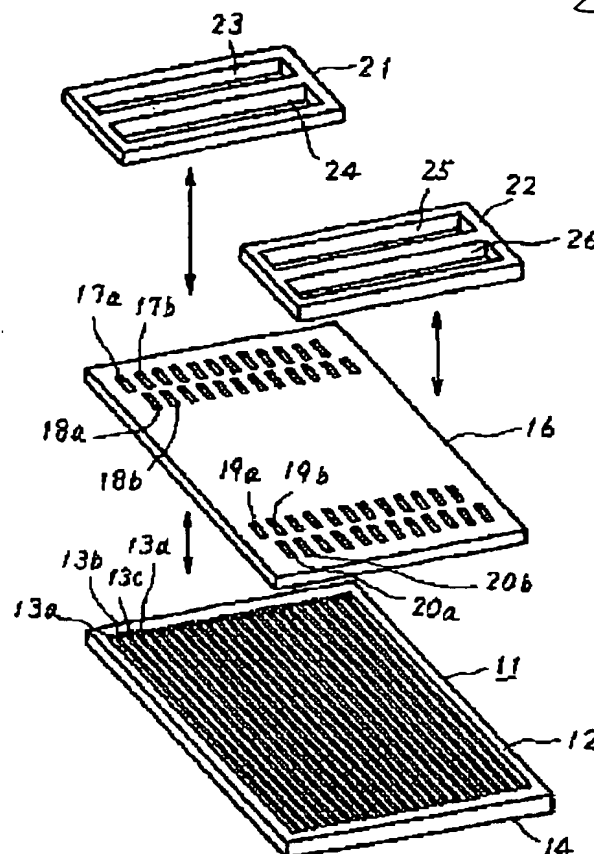
APPLICATION DATE : 30-03-92  
APPLICATION NUMBER : 04072024

APPLICANT : TOSHIBA CORP;

INVENTOR : WAN SHIUKII;

INT.CL. : H01L 23/473

TITLE : SEMICONDUCTOR DEVICE



ABSTRACT : PURPOSE: To provide a semiconductor device which suppresses heat stress and prevents semiconductor element breakage.

CONSTITUTION: The circuit pattern of an integrated circuit is provided on one plane 14 of a silicon substrate 11. A plurality of grooves 13a, 13b, 13c, 13d... are provided on the other plane of the silicon substrate 11, a cover plate which has through holes 17a, 17b... and 18a, 19b... which communicate alternately with the edges of one side of the grooves and through holes 19a, 19b... and 20a, 20b... which communicate alternately with the other edges is laminated on the silicon substrate 11. A refrigerant flows so as to permit the flows of the adjacent grooves to face each other. Thus, temperature difference between the upstream and downstream of a refrigerant channel is averaged, heat stress based on the temperature gradient on the silicon substrate is suppressed and breakage is prevented.

COPYRIGHT: (C)1993,JPO&Japio

FHP99-09EP
02.12.27
SEARCH REPORT

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-152475

(43) 公開日 平成5年(1993)6月18日

(51) Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/473		7220-4M	H 0 1 L 23/46	Z

審査請求 未請求 請求項の数3(全 9 頁)

(21) 出願番号	特願平4-72024	(71) 出願人	000003078 株式会社東芝 神奈川県川崎市幸区堀川町72番地
(22) 出願日	平成4年(1992)3月30日	(72) 発明者	川野 浩一郎 神奈川県川崎市幸区小向東芝町1番地 株 式会社東芝総合研究所内
(31) 優先権主張番号	特願平3-250072	(72) 発明者	水上 浩 神奈川県川崎市幸区小向東芝町1番地 株 式会社東芝総合研究所内
(32) 優先日	平3(1991)9月30日	(72) 発明者	岩崎 秀大 神奈川県川崎市幸区小向東芝町1番地 株 式会社東芝総合研究所内
(33) 優先権主張国	日本 (J P)	(74) 代理人	弁理士 則近 憲佑

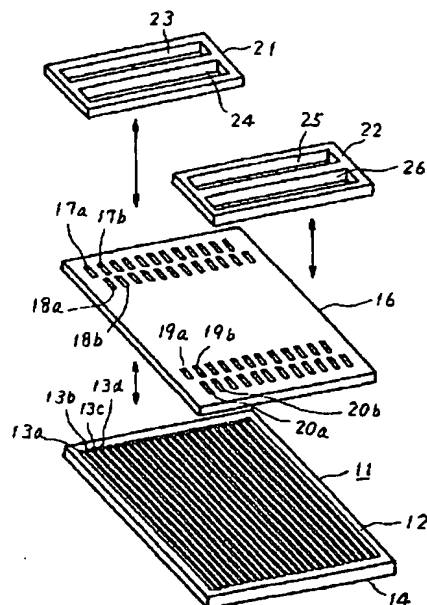
最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【要約】 (修正有)

【目的】 熱応力などの発生が少なく半導体素子の破壊が防止された半導体装置を提供する。

【構成】 片面14に集積回路の回路パターンを設けたシリコン基板11の他面に複数の溝13a, 13b, 13c, 13d, …を設け、その上に溝の片端部に交互に連通する貫通孔17a, 17b, …, 18a, 18b, …及び他端部に交互に連通する貫通孔19a, 19b, …, 20a, 20b, …を有するカバープレート16を張り合わせ、貫通孔17a, 17b, …, 20a, 20b, …を取入口とし、貫通孔18a, 18b, …, 19a, 19b, …を排出口として隣接する溝の流れが対向するように冷媒を流通させることによって、冷媒流路の上流と下流との間で生じる温度差が平均化されたものとなり、シリコン基板は温度勾配に基づく熱応力などの発生が少なくなり、破壊を防止することができる。



## 【特許請求の範囲】

【請求項1】 基板と、この基板の一主面側に設けられた半導体素子と、前記基板の他主面側に該基板に熱的に接続された複数の冷媒流路とを備えてなり、前記冷媒流路の隣接する少なくとも一部の流路に冷媒を対向流として通流させることを特徴とする半導体装置。

【請求項2】 基板の一主面側に集積回路パターンが形成され、他主面側に複数の冷媒流路が熱的に接続されるとともに、前記冷媒流路が延びる方向に沿って、前記冷媒の供給口あるいは排出口の少なくとも一方を複数設けたことを特徴とする半導体装置。

【請求項3】 前記基板にカバープレートを取着し、前記基板あるいはカバープレートの対向面の少なくとも一方に削設された溝を前記冷媒流路として利用したことを特徴とする請求項1あるいは請求項2に記載の半導体装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、例えば冷却機構が設けられた基板に集積回路を形成した半導体装置に関する。

【0002】

【従来の技術】 周知の通り、近年の半導体装置の発展は目覚ましく、半導体装置には種々の分野から小型化及び高集積化等の要求がなされている。そして、これらの要求を満足していくために一つには半導体装置内で発生する熱の排出を解決しなければならない。このようななかで次のような半導体装置が提案されている。

【0003】 以下、従来の半導体装置の例を図14乃至図16を参照して説明する。図14は平面図であり、図15は断面図であって、図15(a)は図14のX-X矢視方向の断面図で、図15(b)は図14のY-Y矢視方向の断面図であり、図16は分解斜視図である。

【0004】 図において、半導体基板1の一の主面2には複数の溝3が削設されており、他の主面4には集積回路の回路パターン5が形成されている。溝3は一の主面2の全面に4周縁部を残すようにしながら、大々等間隔で平行方向に削設されている。また、半導体基板1の一の主面2上には全面を覆うようにカバープレート6が張り合わされており、このカバープレート6には、半導体基板1の一の主面2に設けられた各溝3の両端部分のみに大々対応し溝3の削設方向に直交する方向に貫通して開口部7、8が形成されている。

【0005】 また、カバープレート6の開口部7、8上に図示しないカバーが取着され、これによって開口部7、8を大々冷媒取入口、冷媒排出口として、異なる図示しない冷媒流路に接続される。そして、図示しない冷媒供給源から一の冷媒流路に供給された冷媒は、一の冷媒流路から片方の開口部7に流れ、ここで半導体基板1に削設された複数の溝3の一端側に分配されるように送り込まれる。送り込まれた冷媒は溝3内を他端側に流

れ、他方の開口部8で集められて他の冷媒流路に送り出される。このように半導体基板1に削設された溝3に冷媒を流すことにより、他の主面4に形成された集積回路の回路パターン5は直接冷却される。

【0006】 しかしながら上記の従来技術においては、半導体基板1に削設された全ての溝3に、片方の開口部7に接続する一端部側から他方の開口部8に接続する他端部側に向かう一方に冷媒が通流する。このため半導体基板1に冷媒の通流方向に略平行な方向の温度勾配が生じる。そして温度勾配にもとずく熱応力などの発生によって半導体基板1及びこれに形成された集積回路の回路パターン5の破壊が生じる虞がある。また冷媒を流す方向によって集積回路の回路パターン5の部位によって温度差が生れ、集積回路の特性や動作が変化する虞もある。

【0007】

【発明が解決しようとする課題】 上記のような従来の半導体装置では熱応力などによって破壊する虞がある状況に鑑みて本発明はなされたもので、その目的とするところは温度勾配に基づく熱応力などの発生が少なくなり、半導体素子の破壊が防止された半導体装置を提供することにある。

【0008】

【課題を解決するための手段】 上記目的を達成するために本発明の半導体装置は、基板と、この基板の一主面側に設けられた半導体素子と、前記基板の他主面側に該基板に熱的に接続された複数の冷媒流路とを備えてなり、前記冷媒流路の隣接する少なくとも一部の流路に冷媒を対向流として通流させることを特徴としている。

【0009】 また、基板の一主面側に集積回路パターンが形成され、他主面側に複数の冷媒流路が熱的に接続されるとともに、前記冷媒流路が延びる方向に沿って、前記冷媒の供給口あるいは排出口の少なくとも一方を複数設けたことを特徴としている。

【0010】

【作用】 上記のように構成された半導体装置は、半導体素子（集積回路パターン）の形成された基板に熱的に接続された複数の冷媒流路を備え、この冷媒流路に冷媒を対向流として通流させる構成とすることによって、冷媒流路の上流と下流との間で生じる温度差が対向流となっている部分で平均化されたものとなり、半導体素子の形成された基板は温度差が緩和されたものとなる。したがって、温度勾配に基づく熱応力等の発生が少なくなり、半導体素子の破壊を防止することができる。また、冷媒流路の延びる方向に沿って冷媒の供給口あるいは排出口を複数設けることで、冷媒流路の全長を短くすることができる。つまり、冷媒流路の全長の途中に供給口あるいは排出口が複数設けられることで、冷媒流路の途中からも供給、排出が可能となり、実質的に冷媒流路を短くしたのと同等の圧力損失に抑えることができる。冷媒流

路は微細な溝等を利用して形成されることが多く、冷媒流路の長さが長くなると圧力損失が極めて大きくなる虞が生じるが、本発明によれば圧力損失を小さく抑制できる。

【0011】

【実施例】以下、本発明の実施例を図面を参照して説明する。

(第1実施例)

【0012】先ず、第1の実施例を図1乃至図5により説明する。図1は例えば半導体チップのような半導体装置の斜視図であり、図2は平面図であり、図3は断面図であり、図3(a)は図2のA-A矢視方向の断面図であり、図3(b)は同じく図2のB-B矢視方向の断面図であり、図3(c)は同じく図2のC-C矢視方向の断面図であり、また図4は分解斜視図であり、図5は半導体装置の冷却時の状態を示す模式図である。

【0013】図において、半導体装置10の1辺が例えば約15mmの方形のシリコン基板11の一の主面12には複数の溝13a、13b、13c、13d、…が、溝の幅が例えば50μm程度で深さが300μm程度となるように、化学エッチングなどの公知の手法で削設されており、他の主面14には集積回路の所定の回路パターン15が公知の製造工程を経て形成されている。溝13a、13b、13c、13d、…は一の主面12の全面に4周縁部を残すようにしながら、対応する他の主面14の回路パターン15が設けられている範囲より広い範囲に亘って、等間隔でシリコン基板11の一の辺に平行となる方向に配列されている。

【0014】また、シリコン基板11の一の主面12上には全面を覆うようにシリコン板で形成されたカバープレート16が張り合わされている。このカバープレート16には、シリコン基板11に設けられた溝13a、13b、13c、13d、…の両端部に対応する位置に、両端部と大々離間した2列の貫通孔17a、17b、…、18a、18b、…、19a、19b、…、20a、20b、…が、溝13a、13b、13c、13d、…の削設方向に直交する方向に穿設されている。

【0015】また、溝13a、13b、13c、13d、…の一端側に形成された2列の貫通孔17a、17b、…と貫通孔18a、18b、…とは、互いに隣接する溝13a、13b、13c、13d、…に交互に連通するように穿設されており、同様に他端側に形成された2列の貫通孔19a、19b、…と貫通孔20a、20b、…も、互いに隣接する溝13a、13b、13c、13d、…に交互に連通するように穿設されている。すなわち溝13a、13c、…には一端側で貫通孔17a、17b、…が、他端側で貫通孔19a、19b、…が連通し、溝13b、13d、…には一端側で貫通孔18a、18b、…が、他端側で貫通孔20a、20b、…が連通している。

【0016】さらに、カバープレート16には、貫通孔17a、17b、…、18a、18b、…及び貫通孔19a、19b、…、20a、20b、…を覆うように夫々分配板21、22が張り合わされている。分配板21には、貫通孔17a、17b、…と貫通孔18a、18b、…とを分離させながら連通する冷媒取入口としての開口部23と、冷媒排出口としての開口部24が形成され、分配板22には、貫通孔19a、19b、…と貫通孔20a、20b、…とを分離させながら連通する冷媒排出口としての開口部25と、冷媒取入口としての開口部26が形成されている。

【0017】これにより半導体装置10には開口部23から貫通孔17a、17b、…に連通し、続いて溝13a、13c、…の一端部に連通し、さらに他端部で貫通孔19a、19b、…に連通し、最後に開口部25に至る第1の流路27と、開口部26から貫通孔20a、20b、…に連通し、続いて溝13b、13d、…の他端部に連通し、さらに一端部で貫通孔18a、18b、…に連通し、最後に開口部24に至る第2の流路28とが設けられる。

【0018】そして、半導体装置10は、水などの冷媒の冷媒供給源29に連設された第1の冷媒流路30に開口部23と開口部26を連通させ、冷媒の排出路を形成している第2の冷媒流路31に開口部24と開口部25を連通させる。また半導体装置10を動作させるにあたっては第1の流路27及び第2の流路28に冷媒を流し、シリコン基板11に設けられた溝13a、13b、13c、13d、…に、隣接する溝の流れが対向流となるように冷媒を通流させ、他の主面14に形成された集積回路の回路パターン15の冷却を直接行いながら半導体装置10を動作させる。

【0019】第1実施例は上記のように構成されているため、特に回路パターン15が設けられているシリコン基板11の発熱部は、反対面の一の主面12に設けられた溝13a、13b、13c、13d、…に冷媒が隣接する溝の流れが対向流となるように通流されて冷却され、従来は冷媒の通流方向にあった温度勾配が緩和され、温度分布が平均化されたものとなる。それ故、温度勾配に基づく熱応力などの発生が少なくなって、シリコン基板11及びこれに形成された集積回路の回路パターン15の破壊が生じる虞がなくなり、また場所による温度差が少なくなって集積回路の特性や動作に変化が生じる虞もなくなり、信頼性の高い回路動作が得られる。

【0020】第1実施例では、溝13a、13b、13c、13d、…に対し貫通孔17a、17b、…、18a、18b、…、19a、19b、…、20a、20b、…を、隣接する溝に交互に連通するように穿設されているが、これに限らず許容される温度勾配の範囲で、複数の溝毎に交互に貫通孔を連通させるようにしてもよい。すなわち、例えば溝13a、13bに同列の貫通孔を連

通させ、次の溝13c、13dに異なる列の貫通孔を連通させるようにしてもよい。また交互に貫通孔に連通させる複数の溝は一定数毎である必要はない。

(第2実施例) 次に、第2の実施例を図6及び図7により説明する。図6は半導体装置の断面図であり、図7は分解斜視図である。

【0021】図において、例えば半導体装置40の1辺が約15mmの方形のシリコン基板41には、対向する2つの辺縁部に、辺に沿って冷媒取入口としての開口部42と冷媒排出口としての開口部43が貫通するように形成されている。また、シリコン基板41の一の主面44の両開口部42、43の間には集積回路の回路パターン15が形成されている。さらに、他の主面45には両開口部42、43を連通させるように複数の溝46が、等間隔でシリコン基板41の辺に平行となる方向に溝の幅が50μm程度で深さが300μm程度となるように、化学エッチングなどの公知の手法で削設されている。また、シリコン基板41の他の主面45には全面を覆うようにシリコン板で形成された中板47の片方の面が張り合わされている。

【0022】さらに、中板47の他方の面にはシリコン板で形成された外板48の一の主面49が張り合わされている。外板48にはシリコン基板41の両開口部42、43に対応するように、辺縁部に冷媒排出口としての開口部50と冷媒取入口としての開口部51が貫通するように形成されている。また、外板48の一の主面49には両開口部50、51を連通させるように複数の溝52が、等間隔で外板48の辺に平行となる方向に溝の幅が50μm程度で深さが300μm程度となるように、化学エッチングなどの公知の手法で削設されている。

【0023】これにより半導体装置40には開口部42から溝46の一端部に連通し、さらに溝46の他端部が開口部43に連通して第1の流路が中板47の片方の両側に形成され、開口部51から溝52の他端部に連通し、さらに溝52の一端部が開口部50に連通して第2の流路が中板47の他方の両側に形成される。

【0024】そして、半導体装置40は、第1の実施例と同様に、冷媒の冷媒供給源に連設された冷媒流路に第1の流路の開口部42と第2の流路の開口部51を連通させ、冷媒の排出路を形成する冷媒流路に開口部43と開口部50を連通させる。また半導体装置40を動作させるにあたっては第1の流路及び第2の流路に冷媒を流し、シリコン基板41に設けられた溝46と外板48に設けられた溝52に、中板47を間に介在させて冷媒を対向流となるように通流させ、シリコン基板41の一の主面44に形成された集積回路の回路パターン15の冷却を直接行いながら半導体装置40を動作させる。

【0025】第2実施例は上記のように構成されているため、回路パターン15が設けられているシリコン基板

41の発熱部は、シリコン基板41の溝46と外板48の溝52に冷媒が対向流となるように通流されて冷却され、従来は冷媒の通流方向にあった温度勾配が緩和され、温度分布が平均化されたものとなる。そして第1の実施例と同様の作用及び効果が得られる。

【0026】第2実施例ではシリコン基板41のみに回路パターン15を設けているが、外板48をシリコン基板とし、その他の主面に回路パターンを形成して、同時に冷却するようにしてもよい。

10 (第3実施例) 次に、第3の実施例を図8及び図9により説明する。図8は半導体装置の断面図であり、図9は分解斜視図である。

【0027】図において、半導体装置60の1辺が約15mmの方形のシリコン基板61には、対向する2つの辺縁部に、辺に沿って冷媒取入口としての開口部62と冷媒排出口としての開口部63が貫通するように形成されている。また、シリコン基板の一の主面64の両開口部62、63の間には集積回路の回路パターン15が形成されている。

20 【0028】また、シリコン基板61の他の主面65にはシリコン板で形成された中板66の片方の面67が張り合わされている。さらに、中板66の他方の面68にはシリコン板で形成された外板69の一の主面が張り合わされている。そして、外板69にはシリコン基板61と同様に、対向する2つの辺縁部に、辺に沿って冷媒排出口としての開口部70と冷媒取入口としての開口部71が、開口部62、63に対応する位置に貫通するように形成されている。

30 【0029】一方、中板66には、その片方の面67に両開口部62、63に夫々両端部を連通させるような複数の溝72が、等間隔でシリコン基板61の辺に平行な方向に溝の幅が50μm程度で深さが300μm程度となるように、化学エッチングなどの公知の手法で削設されている。また他方の面68にも同じ様に両開口部70、71に夫々両端部を連通させるような複数の溝73が、等間隔で溝72と平行な方向に溝の幅が50μm程度で深さが300μm程度となるように、化学エッチングなどの公知の手法で削設されている。

40 【0030】これにより半導体装置60には開口部62から溝72の一端部に連通し、さらに溝72の他端部が開口部63に連通して第1の流路が中板66の片方の面67側に形成され、また開口部71から溝73の他端部に連通し、さらに溝73の一端部が開口部70に連通して第2の流路が中板66の他方の面68側に形成される。

50 【0031】そして、半導体装置60は、第2の実施例と同様に、冷媒の冷媒供給源に連設された冷媒流路に第1の流路の開口部62と第2の流路の開口部71を連通させ、冷媒の排出路を形成する冷媒流路に開口部63と開口部70を連通させる。また半導体装置60を動作さ

せるにあたっては第1の流路及び第2の流路に冷媒を流し、中板66に設けられた溝72、73に冷媒を対向流となるように通流させ、シリコン基板61の一の主面64に形成された集積回路の回路パターン15の冷却を直接行いながら半導体装置60を動作させる。

【0032】第3実施例は上記のように構成されているため、回路パターン15が設けられているシリコン基板61の発熱部は、中板66の溝72、73に冷媒が対向流となるように通流されて冷却され、従来は冷媒の通流方向にあった温度勾配が緩和され、温度分布が平均化されたものとなる。そして第2の実施例と同様の作用及び効果が得られる。

【0033】第3実施例ではシリコン基板61のみに回路パターン15を設けているが、外板69をシリコン基板とし、その他の主面に回路パターンを形成して、同時に冷却するようにしてもよい。

(第4実施例)次に、第4の実施例を図10および図11に基づいて説明する。図10は、第4の実施例の半導体装置の分解斜視図であり、図11は、外観斜視図である。

【0034】図において、半導体装置80の1辺が約15mmの方形の半導体チップ(シリコン基板)81の裏面81aには、複数の溝82が化学エッチング等の公知の手法で形成されている。この溝82は、例えば、溝の幅が50μm程度で深さが300μm程度に設定され、各々の溝82は、ほぼ等間隔で平行に形成されている。

【0035】また、半導体チップ81の溝82が形成されている裏面81aには、カバープレート83が取着される。このカバープレート83には、溝82が延びる方向にほぼ直交する方向に延び、冷媒の供給口および排出口を形成するための貫通孔84a、84b、84cが形成されている。このカバープレート83を半導体チップ81の裏面81aに気密に取着することで溝82を冷媒の流路として機能させることができる。

【0036】カバープレート83に形成された3つの貫通孔のうち、両端側に位置する貫通孔84a、84bを冷媒の供給口として適用すれば、供給された冷媒は、溝82内を半導体チップ81の裏面の周縁部から中心部に向かって流れる。そして、残りの貫通孔84cを冷媒の排出口として適用することで、半導体チップ81の中心部近傍から冷媒を排出できる。

【0037】このように形成された半導体装置によれば、冷媒の流路として溝82を用いており、この溝82は、冷却効率を向上させる目的で微細なものであるから、その流路が長いと圧力損失が増大する虞がある。しかし、上記第4実施例のように半導体チップ81の両端側から冷媒を供給し、中央近傍で排出するように構成すれば、冷媒の流路は、従来の距離の半分で済み、圧力損失を半減できる。また、当然従来に比較して、冷媒の温度上昇を抑えられるため、加熱面の温度低下(冷却効果

の向上)および均熱化を図ることができる。

【0038】なお、上記第4実施例では、冷媒の供給口として貫通孔84a、84bを利用し、冷媒の排出口として貫通孔84cを利用しているが、逆の構成としても良い。つまり、冷媒を半導体チップ81の中央近傍に設けられた貫通孔84cから供給し、周辺部に設けられた貫通孔84a、84bから排出するようにしても、上記と同様な作用・効果が得られる。なお、上記第4実施例に、実施例1乃至3の発明思想である冷媒を対向流として流す技術を組合わせて実施しても良いことは明白である。

(第5実施例)次に、第5の実施例を図12および図13に基づいて説明する。図12は、第5の実施例の半導体装置の分解斜視図であり、図13は、外観斜視図である。

【0039】図において、半導体装置90の1辺が約15mmの方形の半導体チップ(シリコン基板)91の裏面91aには、2つの領域に分けられた各々複数の溝92a、92bが化学エッチング等の公知の手法で形成されている。この溝92a、92bは、例えば、溝の幅が50μm程度で深さが300μm程度に設定され、各々の溝92a、92bは、ほぼ等間隔で平行に形成されている。そして、溝92a、92bは、各々ほぼ半導体チップ91のほぼ中央で仕切壁98により独立した溝92a、92bを形成している。したがって、溝92a、92bの全長は先の第4実施例の溝82と比較してほぼ半分の長さである。

【0040】また、半導体チップ91の溝92a、92bが形成されている裏面91aには、カバープレート93が取着される。このカバープレート93には、溝92a、92bが延びる方向にほぼ直交する方向に延び、冷媒の供給口および排出口を形成するための貫通孔94a、94b、94c、94dが形成されている。このカバープレート93を半導体チップ91の裏面91aに気密に取着することで溝92a、92bを冷媒の流路として機能させることができる。

【0041】カバープレート93に形成された4つの貫通孔のうち、仕切壁で仕切られた2つの領域毎に各々2つの貫通孔を位置させ冷媒の供給口および排出口として適用する。つまり、例えば、周辺部に設けられた貫通孔94a、94bを供給口として適用すれば、供給された冷媒は、溝92内を半導体チップ91の裏面の周縁部から中心部に向かって流れる。そして、残りの貫通孔94c、94dを冷媒の排出口として適用することで、半導体チップ91の中心部近傍から冷媒を排出できる。

【0042】このように形成された半導体装置によれば、冷媒の流路として溝92を用いており、この溝92は、冷却効率を向上させる目的で微細なものであるから、その流路が長いと圧力損失が増大する虞がある。しかし、上記第5実施例のように溝92a、92bのよう

に半導体チップ91の中央近傍で仕切壁98により溝を領域分けすることで冷媒の流路全長は、従来の距離の半分で済み、圧力損失を半減できる。また、当然従来と比較して、冷媒の温度上昇を抑えられるため、加熱面の温度低ド(冷却効果の向上)および均熱化を図ることができる。

【0043】なお、上記第4実施例では、冷媒の供給口として貫通孔94a、94bを利用し、冷媒の排出口として貫通孔94b、94cを利用しているが、他の構成としても良い。つまり、冷媒を半導体チップ91の中央近傍に設けられた貫通孔94b、94cから供給し、周辺部に設けられた貫通孔94a、94dから排出するようにしても良いし、また、一方の領域は、冷媒を貫通孔94aから供給し、貫通孔94bから排出し、他方の領域は、冷媒を貫通孔94cから供給し、貫通孔94dから排出する等多様な構成が適用でき、いずれの構成においても上記と同様な作用・効果が得られる。なお、上記第5実施例に、実施例1乃至3の発明思想である冷媒を対向流として流す技術を組合わせて実施しても良いことは明白である。

【0044】尚、上記の各実施例においては冷媒の流路を形成する溝を等幅、等間隔に設けているがこれに限るものでなく、温度分布に合わせて決定すればよく、また基板の一例としてシリコン基板(半導体ウエハ)に集積回路を形成したものを説明しているが、熱伝導度の良好な絶縁基板上に膜回路を設けるようにしてもよい、さらに本発明は一般の実装基板(ガラス、エポキシ基板等)等にも適用できる等、要旨を逸脱しない範囲内で本発明は適宜変更して実施し得るものである。

【0045】

【発明の効果】以上の説明から明らかなように、本発明は、半導体素子が形成された基板に熱的に接続された冷媒流路に、冷媒を対向流となるように流す構成としたことにより、基板の温度分布が容易に平均化されたものとなり、また温度勾配にもとずく熱応力などの発生が少なくなつて、半導体素子の破壊が防止できる等の効果が得られる。

#### 【図面の簡単な説明】

【図1】 本発明の第1の実施例を示す斜視図である。

【図2】 本発明の第1の実施例を示す平面図である。

【図3】 本発明の第1の実施例を示す断面図で、図3(a)は図2のA-A矢視方向の断面図であり、図3(b)は図2のB-B矢視方向の断面図であり、図3(c)は図2のC-C矢視方向の断面図である。

【図4】 本発明の第1の実施例を示す分解斜視図である。

【図5】 本発明の第1の実施例の冷却時の状態を示す模式図である。

【図6】 本発明の第2の実施例を示す断面図である。

【図7】 本発明の第2の実施例を示す分解斜視図である。

【図8】 本発明の第3の実施例を示す断面図である。

【図9】 本発明の第3の実施例を示す分解斜視図である。

【図10】 本発明の第4実施例を示す分解斜視図。

【図11】 本発明の第4実施例を示す外観斜視図。

【図12】 本発明の第5実施例を示す分解斜視図。

【図13】 本発明の第5実施例を示す外観斜視図。

【図14】 従来例を示す平面図である。

【図15】 従来例を示す断面図で、図15(a)は図14のX-X矢視方向の断面図であり、図15(b)は図14のY-Y矢視方向の断面図である。

【図16】 従来例を示す分解斜視図である。

#### 【符号の説明】

11…シリコン基板

12…一の主面

30 13a、13b、13c、13d…溝

14…他の主面

15…回路パターン

16…カバープレート

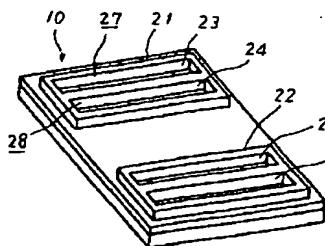
17a、17b…貫通孔

18a、18b…貫通孔

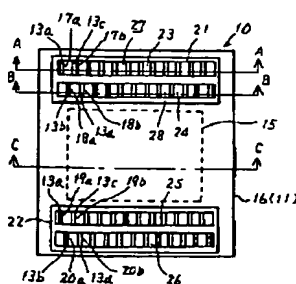
27…第1の流路

28…第2の流路

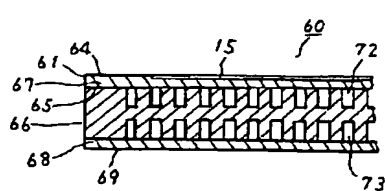
【図1】



【図2】



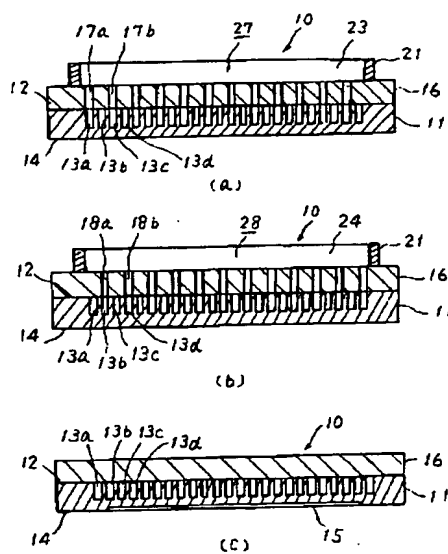
【図8】



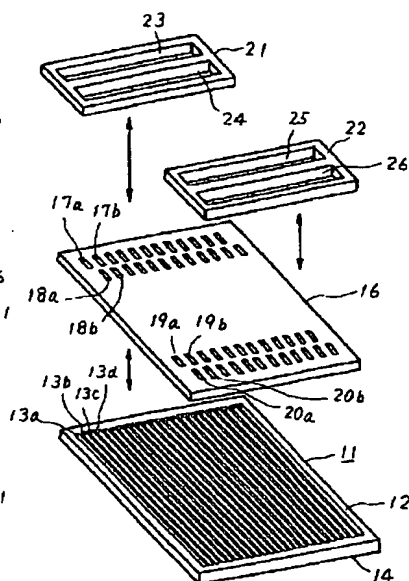
(7)

特開平5-152475

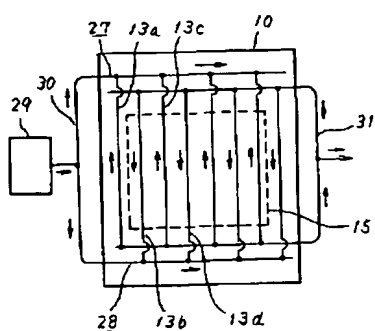
【図3】



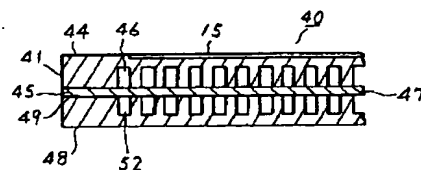
【図4】



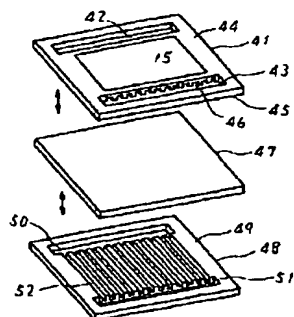
【図5】



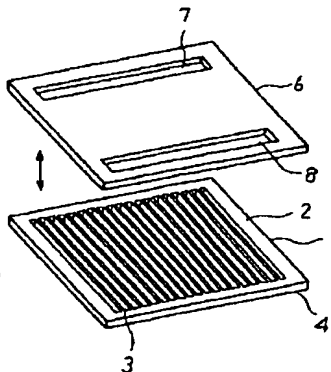
【図6】



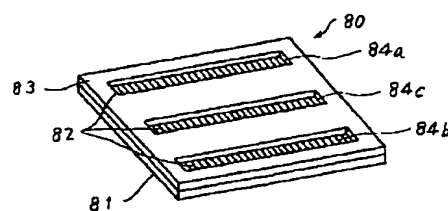
【図7】



【図16】



【図11】

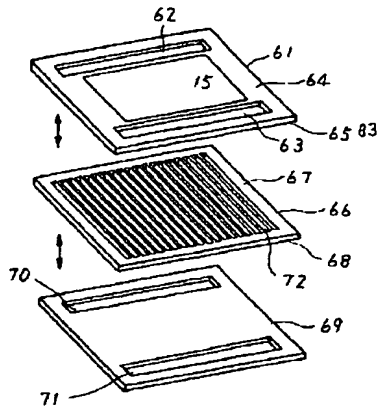




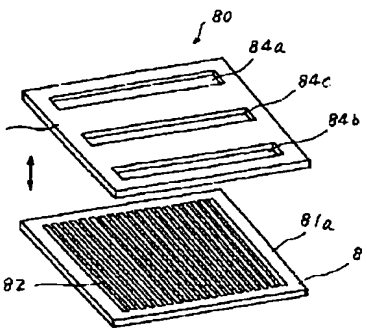
(8)

特開平5-152475

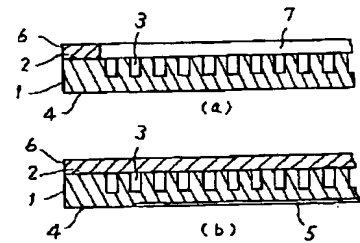
【図9】



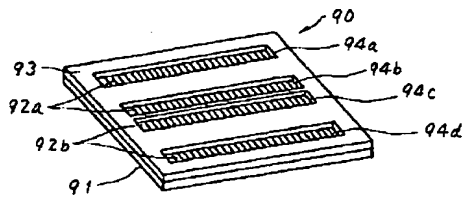
【図10】



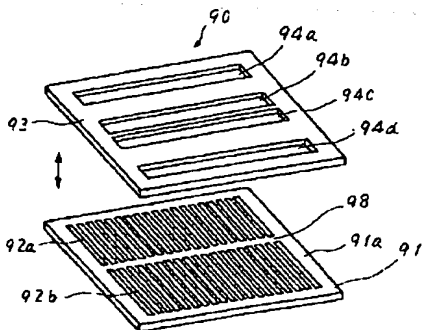
【図15】



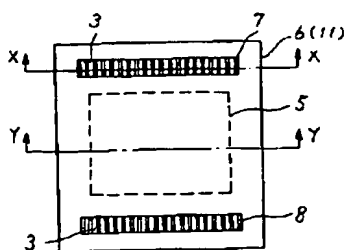
【図13】



【図12】



【図14】



(9)

特開平5-152475

フロントページの続き

(72)発明者 佐々木 富也  
神奈川県川崎市幸区小向東芝町1番地 株  
式会社東芝総合研究所内

(72)発明者 久野 勝美  
神奈川県川崎市幸区小向東芝町1番地 株  
式会社東芝総合研究所内  
(72)発明者 ワン・シウキー  
神奈川県川崎市幸区小向東芝町1番地 株  
式会社東芝総合研究所内